



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **2000021778 A**(43) Date of publication of application: **21.01.00**

(51) Int. Cl.

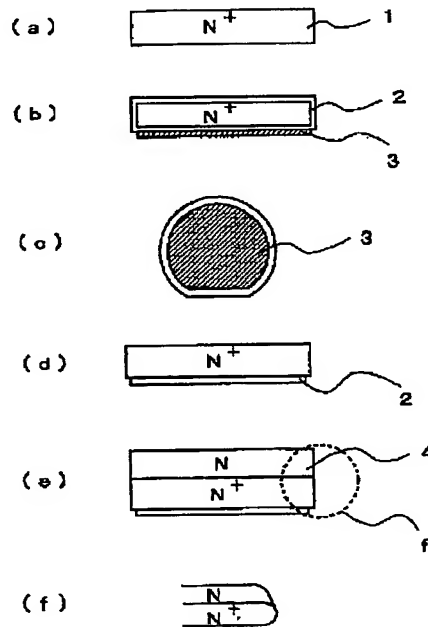
H01L 21/205(21) Application number: **10199789**(71) Applicant: **TOKIN CORP**(22) Date of filing: **29.06.98**(72) Inventor: **YOSHIKAWA HIDEYUKI**(54) **METHOD FOR EPITAXIAL GROWTH**

(57) Abstract:

PROBLEM TO BE SOLVED: To avoid growing polysilicon around the wafer back side edge to avoid cracking by executing the epitaxial growth after slightly removing an oxide film from the edge after forming an oxide film on the wafer back side.

SOLUTION: The entire surface of an n+ type Si wafer 1 for the epitaxy is oxidized, a resist pattern is formed with a space of specified length from the periphery of the back side, an oxide film not protected by the resist is removed, the resist is removed, thus removing the oxide film at the periphery of the wafer 1, and the wafer 1 is epitaxially grown. If it is epitaxially grown with the oxide film fixed to the wafer 1 back side, unwanted polysilicon is not grown on the wafer 1 periphery, hence no irregularity appears at the wafer 1 periphery and the wafer 1 never cracks or breaks.

COPYRIGHT: (C)2000,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号
特開2000-21778
(P2000-21778A)

(43) 公開日 平成12年1月21日 (2000.1.21)

(51) Int.Cl.⁷

H 0 1 L 21/205

識別記号

F I

H 0 1 L 21/205

キーワード (参考)

5 F 0 4 5

審査請求 未請求 請求項の数 2 F D (全 4 頁)

(21) 出願番号 特願平10-199789

(22) 出願日 平成10年6月29日 (1998.6.29)

(71) 出願人 000134257

株式会社トーキン

宮城県仙台市太白区郡山6丁目7番1号

(72) 発明者 吉川 秀之

宮城県仙台市太白区郡山6丁目7番1号

株式会社トーキン内

Fターム (参考) 5F045 AB02 AF03 AF11 AF20 BB06

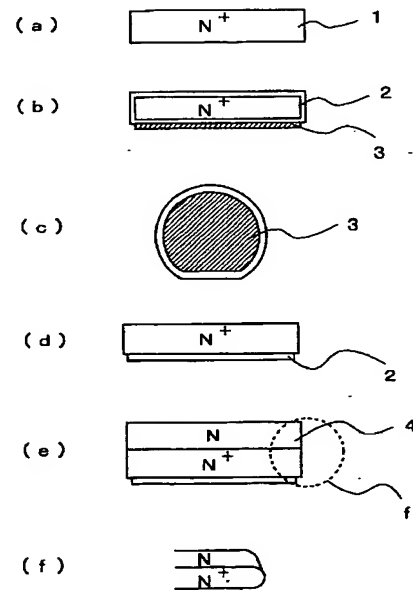
BB13 DA51 DB01

(54) 【発明の名称】 エピタキシャル成長方法

(57) 【要約】

【課題】 エピタキシャル成長時にて、ウエハー裏面縁周辺部にポリシリコンを成長させない、ウエハーの周辺に凹凸を発生させないエピタキシャル成長方法を提供する。

【解決手段】 シリコンウエハーの裏面に酸化膜を付けてエピタキシャル成長を行う方法において、レジスト3を塗布して、酸化膜2を選択エッチング処理により、裏面ウエハー縁より酸化膜を僅かに除去して、エピタキシャル成長を行う。



【特許請求の範囲】

【請求項1】 シリコンウエハー表面にSiをエピタキシャル成長させる方法において、前記シリコンウエハーの裏面に酸化膜を付けてエピタキシャル成長を行う際、裏面ウエハー縁より酸化膜を僅かに除去し、エピタキシャル成長を行うことを特徴とするエピタキシャル成長方法。

【請求項2】 前記、エピタキシャル成長方法において、裏面ウエハー縁より酸化膜を僅かに除去したことにより、ウエハー裏面縁周辺部にポリシリコンが成長することを防止し、それにより、前記裏面縁周辺部での凹凸をなくし、また、ウエハー裏面からのドーピングを防ぐことを特徴とする請求項1記載のエピタキシャル成長方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、半導体製造工程におけるシリコンのエピタキシャル成長方法に関するものである。

【0002】

【従来の技術】 従来のエピタキシャル成長をシリコンウエハー上にNタイプのシリコンをエピタキシャル成長させる方法について説明する。

【0003】 従来、N型シリコンウエハーの表面にN型のシリコンをエピタキシャル成長させる場合、エピタキシャル成長の基板（以下、Subと称する）裏面からのN型不純物（リン等）の飛び出しのため、得られるエピタキシャル層の濃度がばらついたり、または、所望の濃度が得られないといった問題があった。

【0004】 そこで、Sub裏面に酸化膜を付けたまま表面にエピタキシャル成長を行うといった方法が、一般的に用いられている。これは、Subの裏面が表面との温度差によってエッチングされることを防ぎ、裏面からのオートドーピングを防ぐ効果があり、特に、高抵抗エピタキシャル層を得ようとする場合には、不可欠な方法である。

【0005】

【発明が解決しようとする課題】 しかしながら、裏面に酸化膜を付けたSubを用いてエピタキシャル成長を行うと、ウエハー裏面縁周辺部に残った酸化膜上にポリシリコン50が成長し〔図2（c）〕、ウエハーの周辺に微小な凹凸を生じさせ、ウエハーの搬送時等にその凹凸からクラックが生じ、ウエハーの割れや、欠けを生じさせるといった問題があった。

【0006】 従って、本発明は、エピタキシャル成長時に、ウエハー裏面縁周辺部にポリシリコンを成長させない、ウエハーの周辺に凹凸を発生させないエピタキシャル成長方法を提供するものである。

【0007】

【課題を解決するための手段】 本発明は、このような従

来方法に変わり、エピタキシャル成長時にSub裏面に酸化膜を付ける際に、ウエハー裏面縁周辺部のみを僅かに酸化膜を除去することによって、裏面からのオートドーピングを防ぎつつ、ウエハー周辺部にポリシリコンを成長させること無く、エピタキシャル成長することを可能とした手段である。

【0008】 本発明を用いると、高抵抗エピタキシャル成長層を得る場合に用いるSub裏面に酸化膜を付けてエピタキシャル成長を行っても、ウエハー周辺部に不必要なポリシリコンが成長しないので、従来、エピタキシャル成長後に発生していたウエハー周辺部の凹凸が無い。それによって、裏面に酸化膜を付けてエピタキシャル成長を行ったウエハーにおいても、ウエハーの割れ、欠けを生じる危険は全く無くなった。また、裏面の酸化膜を除去した部分は僅かであるので、オートドーピングに関しても、周辺部の酸化膜を除去しないウエハーとオートドーピング対策に関して何ら変わらない効果を得ることができる。

【0009】 即ち、本発明は、シリコンウエハー表面にSiをエピタキシャル成長させる方法において、前記シリコンウエハーの裏面に酸化膜を付けてエピタキシャル成長を行う際、裏面ウエハー縁より酸化膜を僅かに除去し、エピタキシャル成長を行う、エピタキシャル成長方法である。

【0010】 また、本発明は、前記、エピタキシャル成長方法において、裏面ウエハー縁より酸化膜を僅かに除去したことにより、ウエハー裏面縁周辺部にポリシリコンを成長させること無く、かつ、ウエハー裏面からのドーピングを防ぐことを特徴とするエピタキシャル成長方法である。

【0011】

【発明の実施の形態】 本発明の実施の形態によるエピタキシャル成長方法について、図面を用いて詳細に説明する。

【0012】 図1は、本発明によるエピタキシャル成長方法を示す一連の工程説明図である。図1（a）は、最初の基板の状態であり、N⁺型のエピタキシャル用シリコン基板1を示している。この基板1の不純物濃度は $1 \times 10^{20} \text{ cm}^{-3}$ 、厚みは480 μm である。

【0013】 図1（b）は、前記のN⁺型のエピタキシャル用シリコン基板1を全面酸化し、フォトリソグラフィ技術によって、裏面の周辺部より縁を5mm空けたレジストパターンを形成した状態を示したものである。図1（c）は、その裏側から見た図である。

【0014】 図1（d）は、これを化学薬品のバフフアド弗酸を用いてレジストによって保護されていない酸化膜を除去し、その後、硫酸によってレジストを除去した状態である。基板1の周辺部より縁を5mm空けた部分には、酸化膜は除去されている。

【0015】 図1（e）は、このウエハーをエピタキシ

ャル成長炉においてエピタキシャル成長したものである。ウエハー周辺部に割れ防止のために形成しているR面取りが、そのままの形状を保っていることが分かる。

【0016】図1(e)の周辺部を拡大したものが、図1(f)である。これより、周辺部は、ポリシリコン等は成長せず、平坦である事がわかる。

【0017】次に、図2を用いて、従来のエピタキシャル成長方法を説明する。図2(a)は、基板1の裏面全面に酸化膜を付けたウエハーを示す図。図2(b)は、上記を裏面から見た図。

【0018】上記ウエハーをエピタキシャル成長炉においてエピタキシャル成長したものが図2(c)である。図2(c)の周辺部を拡大したものが図2(d)である。

【0019】本発明を適用した場合は、図2(f)に示すように、周辺縁部にはポリシリコンは成長しないが、従来の方法によってエピタキシャル成長した図2(d)は、縁部にポリシリコンが成長し、ウエハー周辺のR面取りを無くしている。

【0020】更に、酸化膜上のポリシリコン表面はざらざらとしているため、ポリシリコンがウエハーキャリアに接触し、搬送時等に割れる危険が高くなることは明確である。

【0021】尚、本発明は、エピタキシャルウエハーの製造方法についてのみ述べたが、このような、ウエハーを使用するあらゆる半導体素子の製造方法においても、応用可能であることは、いうまでもない。

【0022】

【発明の効果】以上のように、本発明によれば、あらゆる

るシリコンウエハー上にエピタキシャル成長を行う場合、Sub裏面に酸化膜を形成し縁部から僅かに酸化膜を空けたウエハーを用いてエピタキシャル成長を行うのみで、ウエハーの割れ・欠けの危険性のないエピタキシャルウエハーを作製することが可能である。

【図面の簡単な説明】

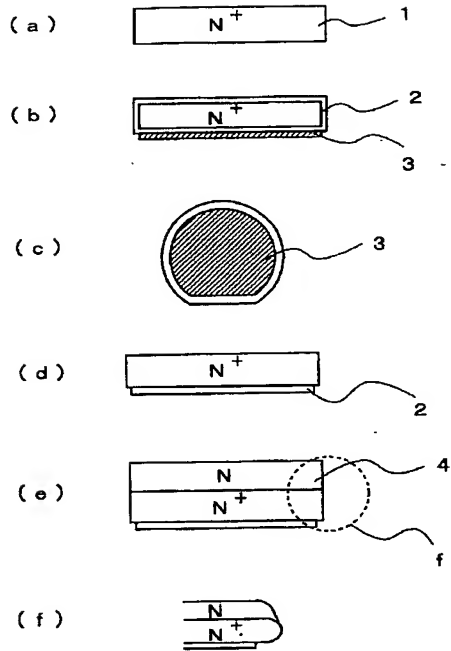
【図1】本発明の実施の形態によるエピタキシャル成長方法を示す一連の工程説明図。図1(a)は、N+型エピタキシャル用シリコン基板の断面概略図。図1(b)は、レジストパターン形成後のシリコン基板の断面概略図。図1(c)は、図1(b)の裏面側から見た図。図1(d)は、レジスト除去後のシリコン基板の断面概略図。図1(e)は、エピタキシャル成長後の基板の断面概略図。図1(f)は、図1(e)での、点線にて囲った、周辺部の拡大図。

【図2】従来のエピタキシャル成長方法を示す図。図2(a)は、裏面パターン形成後のシリコン基板の断面概略図。図2(b)は、図2(a)の裏面側から見た図。図2(c)は、エピタキシャル成長後の基板の断面概略図。図2(d)は、図2(c)での、点線にて囲った周辺部の拡大図。

【符号の説明】

- 1 N+型エピタキシャル成長用シリコン基板
- 2 酸化膜
- 3 フォトレジスト
- 4 エピタキシャル成長層
- 20 酸化膜
- 50 ポリシリコン

【図1】



【図2】

